

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Косычук Сергей Михайлович  
Должность: ректор  
Дата подписания: 16.06.2026 12:38:50  
Уникальный программный ключ:  
e3a68f3401c62c74154f49980894716bdfdcf836

## Оценочные материалы для промежуточной аттестации по дисциплине

### Интегральная схемотехника, 3 курс

Код, направление	11.03.02. Инфокоммуникационные технологии и системы связи
подготовки	системы связи
Направленность (профиль)	Корпоративные инфокоммуникационные системы и сети
Форма обучения	Заочная
Кафедра-разработчик	Радиоэлектроники и электроэнергетики
Выпускающая кафедра	Радиоэлектроники и электроэнергетики

#### Задание для контрольной работы:

Контрольная работа представляет собой основной вид самостоятельной работы студента в межсессионный период. Выполнение контрольной работы направлено на систематическое изучение и достаточно полное изложение соответствующей темы учебной дисциплины.

#### Цели проведения контрольной работы:

- проверка и оценка знаний студентов,
- получение информации о характере их познавательной деятельности, уровне самостоятельности и активности, об эффективности форм и методов учебной деятельности.

Проверку (рецензирование) контрольных работ осуществляет преподаватель данной дисциплины. При проверке контрольной работы рукописного варианта допускаются замечания на полях контрольной работы и исправления в тексте. Исправления в тексте и замечания пишутся разборчивым почерком и ручкой с красными чернилами.

Результаты выполнения домашней контрольной работы оцениваются отметками «зачтено» или «не зачтено». Отметка, дата и подпись преподавателя выставляется на титульном листе контрольной работы.

#### Требования к контрольной работе:

1. Контрольная работа выполняется в тетради в клетку аккуратным разборчивым почерком.
2. Титульный лист контрольной работы, оформляется в соответствии с Приложением на листе белой бумаге и прикрепляется к обложке тетради.
3. Задачи должны содержать исходные данные по вашему варианту, сведённые в таблицу, схему и необходимые пояснения к ходу решения. Все вычисления приводить в решении задач.
4. Задания (расчетные и графические) можно выполнять с использованием специальных компьютерных программ.

#### Задание 1.

Записать числа А и В, заданные в дополнительном коде в кодах: десятичном; шестнадцатеричном; восьмеричном.

### Задание 2.

Выполнить сложение чисел A+B, результат перевести в десятичный код (числа A и B заданы в дополнительных кодах).

### Задание 3.

записать числа C и D в двоично-десятичном коде;

### Задание 4.

Выполнить операции: логического сложения A+B; логического умножения AxB.

Исходные данные для выполнения задания приведены в таблице.

№ Варианта	A	B	C	D
1	10101111	00010101	75	16
2	01101111	11110101	36	18
3	10101111	01110101	29	48
4	00101111	10100101	65	16
5	11101010	01010101	47	29
6	10101111	11110101	12	48
7	10101011	01010001	37	38
8	00101111	10100101	29	36
9	01101011	11010100	17	19
10	10101011	01011101	45	38
11	10101011	00011101	49	38
12	00101111	10100100	64	18
13	10001001	01110011	59	48
14	10101011	01000111	33	19
15	10101010	00011101	76	14
16	10101101	01111101	28	39
17	10101101	01110100	55	39
18	10001000	01010111	37	9
19	00101111	10110101	47	44
20	00101011	10100100	43	29

### Задание 5.

а) Представить десятичное число 2943 в виде двухбайтового шестнадцатеричного и двоичного числа; записать дополнительный код числа -2943.

б) Представить десятичное число 5687 в виде двухбайтового шестнадцатеричного и двухбайтового двоичного числа. Записать дополнительный код числа -5687.

### Задание 5.

а) Представить десятичное число 2943 в виде двухбайтового шестнадцатеричного и двоичного числа; записать дополнительный код числа -2943.

б) Представить десятичное число 5687 в виде двухбайтового шестнадцатеричного и двухбайтового двоичного числа. Записать дополнительный код числа -5687.

**Задание 6.**

- а) Проектировать сигнальное устройство, светодиод, на выходе которого горит в том случае, если сработало 8 из 10 контактных датчиков.
- б) Спроектировать сигнальное устройство, светодиод на выходе которого горит в том случае, если сработало 3 из 11 датчиков.

**Задание 7.**

- а) Спроектировать синхронный счетчик, реализующий заданную последовательность смены состояний (2461705).
- б) Спроектировать синхронный счетчик, реализующий заданную последовательность смены состояний (6143250).

**Задание 8.**

- а) Комбинированная схема определена с помощью следующих уравнений:

$$f_1 = AB + \bar{A}\bar{B}\bar{C}, f_2 = A + B + \bar{C}, f_3 = A\bar{B} + \bar{A}B$$

Разработать схему, реализующую эти уравнения с помощью дешифратора и логических элементов И-НЕ.

- б) Для схемы, изображенной на рис. 1 построить временные диаграммы выхода устройства при заданных входных сигналах рис. 2.

Рис 1. Принципиальная схема устройства

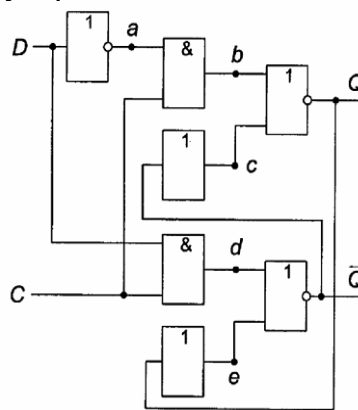
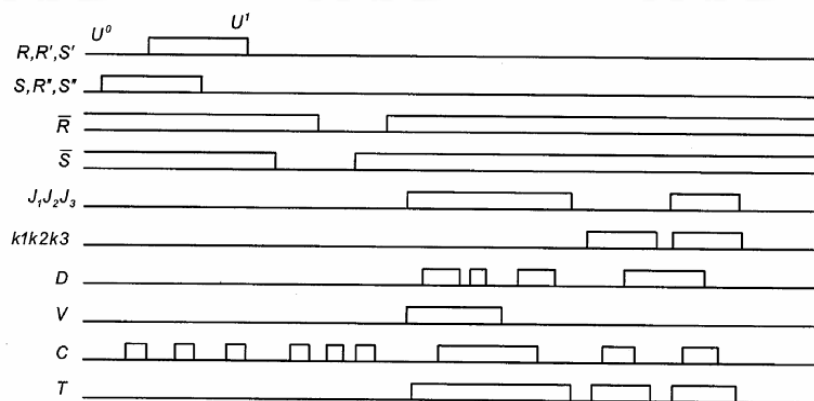


Рис 2. Временные диаграммы входных сигналов



Контрольная работа является завершающим этапом изучения дисциплины и позволяет оценить приобретенные знания и умения в процессе ее изучения. Контрольная работа выполняется обучающимися по вариантам. Задание и

алгоритм выполнения контрольной работы изложен в методических рекомендациях по ее выполнению.

Вопросы к экзамену:

1. Основы теории логических (переключательных) функций.
2. Аксиомы, законы, тождества и теоремы алгебры логики (булевой алгебры)
3. Представление чисел в различных системах счисления.
4. Представление двоичных чисел в прямом, обратном и дополнительном кодах.
5. Выполнение арифметических операций с многоразрядными двоичными числами.
6. Представление и преобразование логических функций.
7. Понятие о минимизации логических функций.
8. Структура и принцип действия логических элементов.
9. Основные параметры и характеристики логических элементов.
10. Логические элементы И, ИЛИ, НЕ.
11. Инверторы и повторители. Логическое двойное инвертирование
12. Элементы исключаящее ИЛИ. Сложные логические элементы И-НЕ, ИЛИ-НЕ.
13. Формирующее свойство логического элемента (квантование сигнала).
14. Преобразование аналогового сигнала в цифровой.
15. Помехоустойчивость и быстродействие логических элементов.
16. Физическая реализация логических функций.
17. Транзисторная логика с резистивной связью.
18. Схемы с диодно-транзисторной логикой.
19. Транзисторно-транзисторная логика в схемах. КМОП логика.
20. Эмиттерно-связанная логика. Логические элементы с инжекционным питанием.
21. Логические элементы на полевых транзисторах.
22. Основные параметры цифровых элементов и микросхем.
23. Преобразователи кодов. Шифраторы и дешифраторы.
24. Мультиплексоры и демультиплексоры. Схемы сравнения кодов.
25. Сумматоры. Комбинационные сумматоры. Цифровой компаратор.
26. Арифметико-логическое устройство.
27. Триггеры. Основные схемы включения триггеров.
28. Триггерная схема на двух усилительных каскадах.
29. RS-триггеры на логических элементах. Разновидности RS-триггеров.
30. Асинхронный RS-триггер на элементах И-НЕ, ИЛИ-НЕ.
31. Синхронные триггеры с потенциальным управлением.
32. D-триггер. Одноступенчатые D- и DV-триггеры.
33. T-триггер. JK-триггер. Триггер Шмитта.
34. Триггеры с динамическим управлением.
35. Несимметричные триггеры. Двухступенчатые синхронные триггеры.
36. Цифровые автоматы. Преобразование из автомата Мили в автомат Мура.
37. Регистры. Сдвиговые регистры.
38. Синхронные сдвиговые регистры с обратными связями.
39. Функциональные узлы на базе регистров сдвига.
40. Электронные счетчики. Вычитающие счетчики.
41. Асинхронные и синхронно-асинхронные счетчики.
42. Асинхронный трехразрядный счетчик. Синхронные счетчики.

43. Счётчики с последовательным, параллельным и сквозным переносом.
44. Основные параметры и виды запоминающих устройств.
45. Статические ОЗУ на биполярных транзисторах.
46. Статические ОЗУ на основе полевых транзисторов.
47. Динамические оперативные запоминающие устройства.
48. Энергонезависимые оперативные запоминающие устройства.
49. Элементная база цифровой схемотехники ЭВМ.
50. Основные структуры оперативных запоминающих устройств.
51. Постоянные запоминающие устройства. Структурная схема ПЗУ.
52. ПЗУ в генераторах импульсных последовательностей.
53. Микропрограммные автоматы на ПЗУ. Вычислитель контрольной суммы.
54. Оперативная память. ОЗУ для временного хранения информации.
55. Принцип работы Flash –памяти. Понятия туннелирования и стирания.
56. Аналого-цифровые преобразователи. Базовая структурная схема АЦП.
57. Структурная схема АЦП с динамической компенсацией.
58. Основная схема ЦАП. Цифроаналоговый преобразователь лестничного типа.
59. Применение микросхем ЦАП и АЦП. Структурная схема микропроцессора.
60. Схемотехника радиотехнических устройств.